

仮想計算機 (C O M E T)

0 . 目次

- 1 . 構造
- 2 . 命令実行の仕組み
- 3 . 実行例
- 4 . アセンブラ語 C A S L
- 5 . 割込み

1 . 構造

仮想計算機 (COMET) は情報処理技術者試験用に開発された仮想計算機 (設計されているだけで実物がないという意味) である。簡単ではあるが基本的な命令を含み、実際の計算機の仕組みを理解するのに役に立つ。

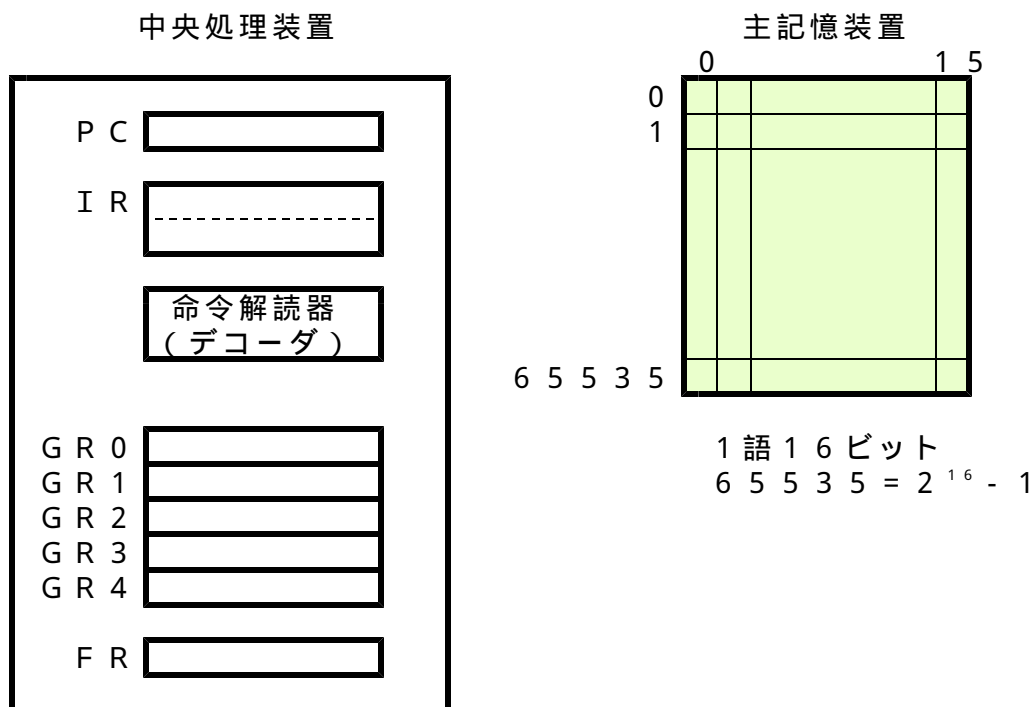
命令は、命令部と番地部からなる。命令部では、命令コード、汎用レジスタ (GR 0 ~ GR 4)、指標レジスタ (GR 1 ~ GR 4) を指定する。

命令 :

命令部	番地部
-----	-----

命令には、転送命令、算術演算命令、論理演算命令、比較演算命令、シフト命令、ジャンプ命令などがある。

中央処理装置 (CPU) の役割は、主記憶装置に格納されている命令を命令レジスタ (IR) に取り出し、これを解釈して命令を実行することである。すなわち、命令レジスタにある命令の命令コードに応じて、CPU の各部分へ制御信号を必要なタイミングで発生する。



PC : プログラムカウンタ (16 ビット)。つぎに読み出す命令の番地を記憶する。電源が入ると、0 に設定される。ひとつの命令が実行されると、通常番地の値は 2 増加する。すなわち、命令は 32 ビットで構成される。

IR : 命令レジスタ (32 ビット)。主記憶装置から取り出された命令を記憶しておくレジスタ (中央処理装置内の記憶場所をいう)。

GR 0 , GR 1 , GR 2 , GR 3 , GR 4 : 汎用レジスタ (16 ビット)。演算の結果等を記憶しておくレジスタ。

FR : フラグレジスタ (16 ビット)。演算や比較の結果を記憶したり、割込みの結果を記憶する。

2 . 命令実行の仕組み

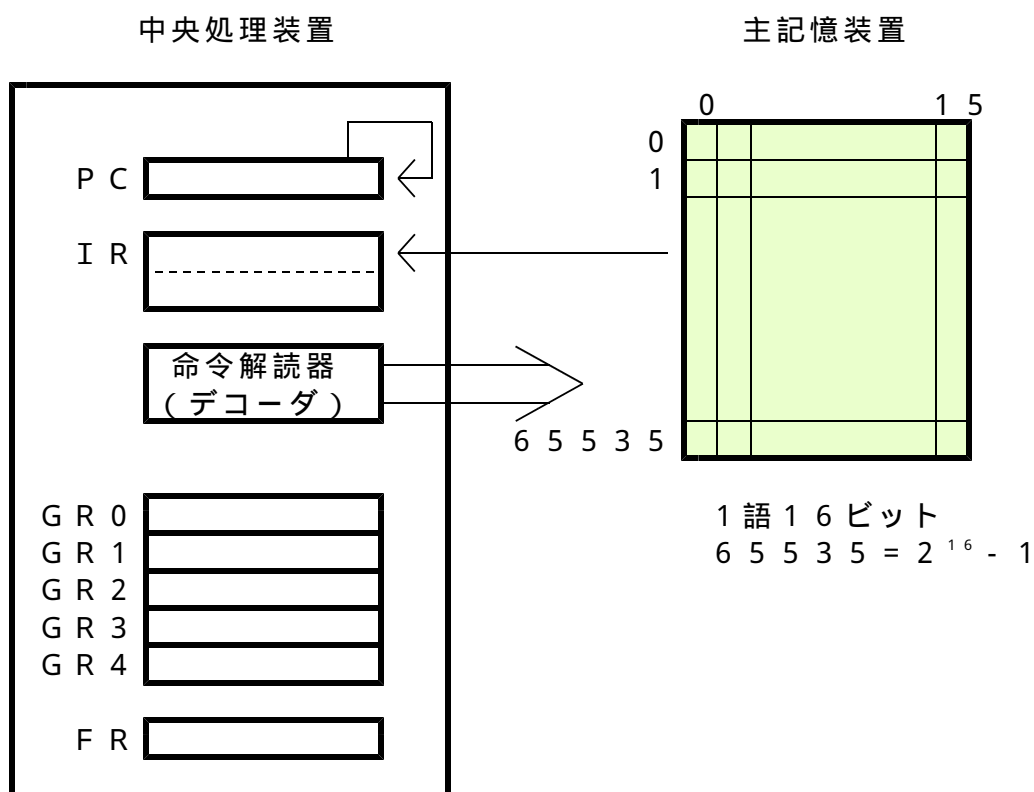
電源が入ると、P C に 0 が設定される。

P C の内容が指す主記憶装置の番地から命令が取り出され I R に入れられる。

P C の内容は、自動的に 2 増加する。

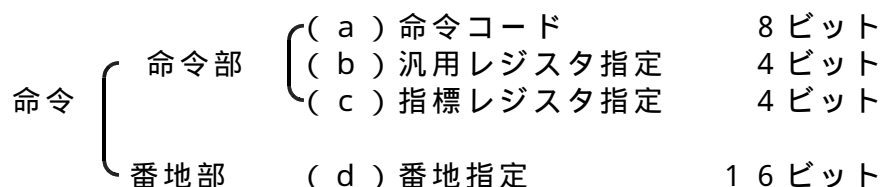
I R の内容が命令解読器によって解読される。

命令を実行するための信号が、各装置に送られる。
に戻る。



3 . 実行例

命令は2語(32ビット)で構成されるが、つぎのような形式になっている。
命令コードは、命令(演算、比較、代入など)を示す0と1のパターンである。



「10番地の内容と11番地の内容を加算し、結果を12番地に格納して、停止する。」について、主記憶装置の状態を示す。

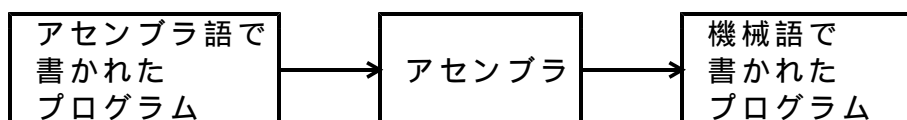
番地	主記憶装置の内容	説明
0 :	00010000 00010000	10番地の内容をGR1
1 :	00000000 00001010	に代入する。
2 :	00100000 00010000	GR1の内容に11番地の
3 :	00000000 00001011	内容を加算する。
4 :	00010001 00010000	GR1の内容を12番地に
5 :	00000000 00001100	格納する。
6 :	00000000 00000000	停止する。
7 :	00000000 00000000	
⋮		
⋮		
⋮		
10 :	00000000 00000001	値1
11 :	00000000 00000010	値2
12 :	00000000 00000000	値3が格納される。

上記のように、主記憶装置に命令を入れ、PCを0にセットし実行を開始する。
このように命令を並べたものを機械語プログラムという。

4 . アセンブラ語 C A S L

0 と 1 からなる機械語プログラムを書き、主記憶装置にセットし、実行することは大変な作業である。そこで、命令は記号で、番地の計算を自動的に処理をするなどの工夫がなされた。

まず、記号的な表現でプログラムを書く約束(アセンブラ語)が決められた。つぎに、アセンブラ言語で書かれたプログラムを機械語プログラムに翻訳するプログラム(アセンブラ)が開発された。なお、アセンブラは機械語プログラムであることを注意しておく。



アセンブラ語 C A S L を紹介する。

C A S L の命令は 2 語から構成され、命令部と番地部からなる。

形式：ラベル 命令コード 汎用レジスタ 番地 指標レジスタ

- ・ 命令コードには、LD や ADD などを書く。

命令には、転送命令 (LD , ST , LEA)、
 算術演算命令 (ADD , SUB)
 論理演算命令 (AND , OR , EOR)、
 比較演算命令 (CPA , CPL)、
 シフト命令 (SLA , SRA , SLL , SRL)、
 ジャンプ命令 (JPZ , JMI , JNZ , JZE , JMP)
 などがある。

- ・ 汎用レジスタには、0 , 1 , 2 , 3 , 4 を書く。
- ・ 番地には、10進数 (- 3 2 7 6 8 以上 6 5 5 3 5 以下) またはラベル (番地の記号的な表現) を書く。ラベル A のついた命令が 2 4 番地、2 5 番地に格納されている場合、ラベル A は 2 4 を表し「ラベル A の値は 2 4 」という。ラベルは 6 文字以内、先頭文字は英大文字である。
- ・ 指標レジスタには、1 , 2 , 3 , 4 を書く。

有効な番地は番地と指標レジスタで決まる。すなわち、指標レジスタが書かれていない場合は、番地の内容、指標レジスタが書かれてある場合は、番地の内容と指標レジスタの内容が加算されたものとなる。

C A S L の例を示す。

	S T A R T	R E I
D A T A 1	D C	1 0 0
D A T A 2	D C	2 0 0
D A T A 3	D S	1
R E I	L D	1 , D A T A 1
	A D D	1 , D A T A 2
	S T	1 , D A T A 3
	E N D	

説明

- 1 行目 : S T A R T と 1 行目に書く約束になっている。
R E I はラベル (番地を記号的に表す) でここから実行を開始する。
- 2 行目 : D C は 1 語確保しそこに D A T A 1 というラベルを付け値 1 を設定する。
- 3 行目 : D C は 1 語確保しそこに D A T A 2 というラベルを付け値 2 を設定する。
- 4 行目 : D S は 1 語確保し、そこに D A T A 3 というラベルを付ける。
- 5 行目 : D A T A 1 というラベルに対応する番地のデータを G R 1 に入れる。
- 6 行目 : G R 1 に D A T A 2 というラベルに対応するデータを加算する。
- 7 行目 : G R 1 の内容を D A T A 3 というラベルに対応する番地に格納する。
- 8 行目 : 終わりは E N D と書く約束になっている。

(注意 1) S T A R T , E N D , D C , D S は疑似命令と呼ばれ、アセンブラに対する命令である。

上のアセンブラ・プログラムがアセンブラで機械語プログラムに変換され、コンピュータにセットされ実行されると、 $1 + 2$ が計算され、 3 が求められる。

5 . 割込み

割込みとは、ある事象が起きたことをプログラムに通知し、現在実行中のプログラムの実行を中断させ、他のプログラムの実行を始めることを目的としたハードウェア機構である。

割込みを使って、多重プログラミング（複数のプログラムを1台のCPUが順番に処理していく方式）や入出力の非同期処理などを実現できる。

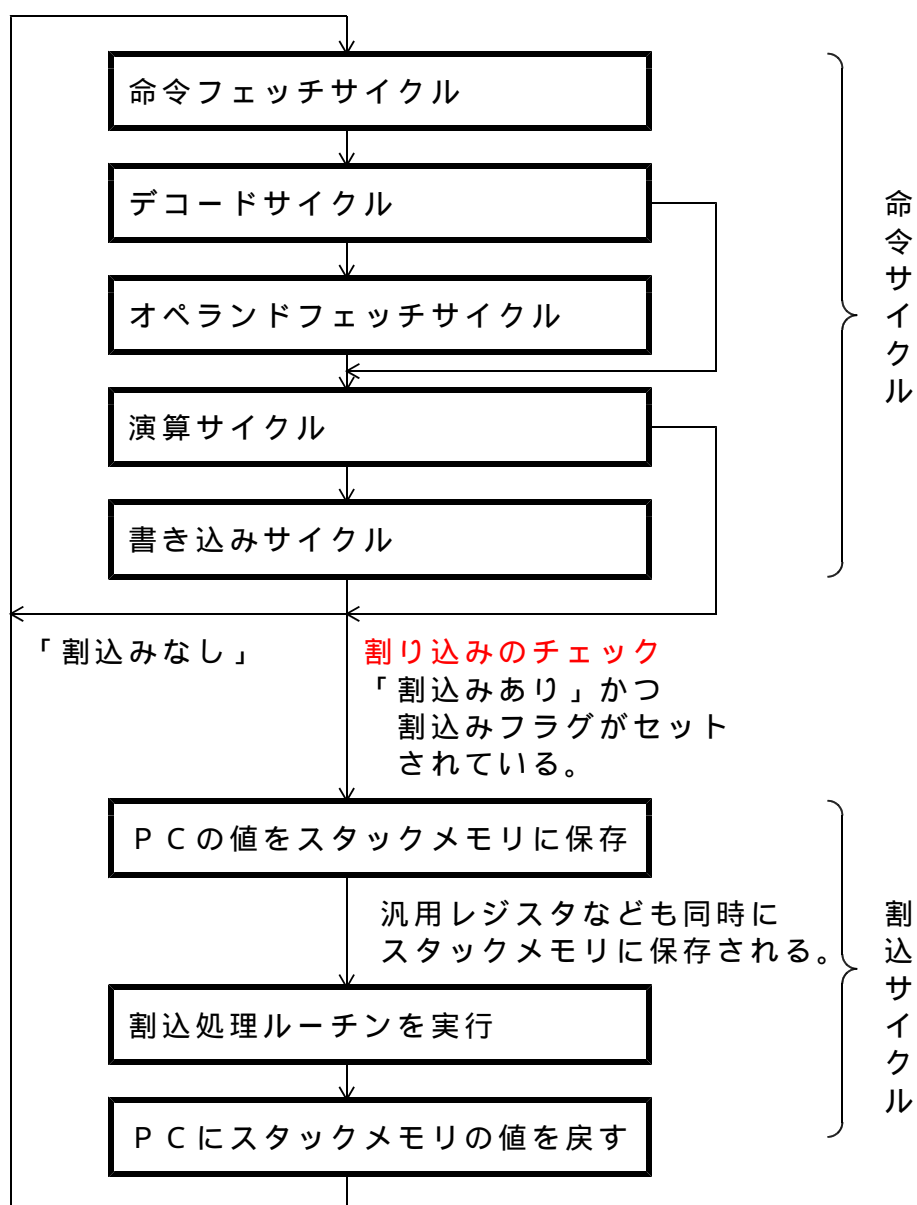
割込みの種類には、内部割込み、外部割込み、マシンチェック割込みがある。

- (a) 内部割込みは、CPU内部から発生する割込み要求をいう。
スーパーバイザ・コールやオーバーフローなどで発生する。
- (b) 外部割込みは、外部の装置から発生する割込み要求をいう。
入出力動作の終了通知、タイマーからの通知などがある。
- (c) マシンチェック割込みは、電源異常、ハードウェアの誤動作などにより発生する。

1つの命令の実行に要する期間を**命令サイクル**という。命令サイクルはいくつかの**マシンサイクル**(命令フェッチサイクル、デコードサイクル、オペランドフェッチサイクル、演算サイクル、書き込みサイクル)から構成され、各マシンサイクルは1ないし数クロックサイクルから構成される。

命令サイクルの終わりに割込フラグが調べられる。割込フラグがセットされているときは割込要求を受け付け、リセットされているときは割込要求を受け付けない。

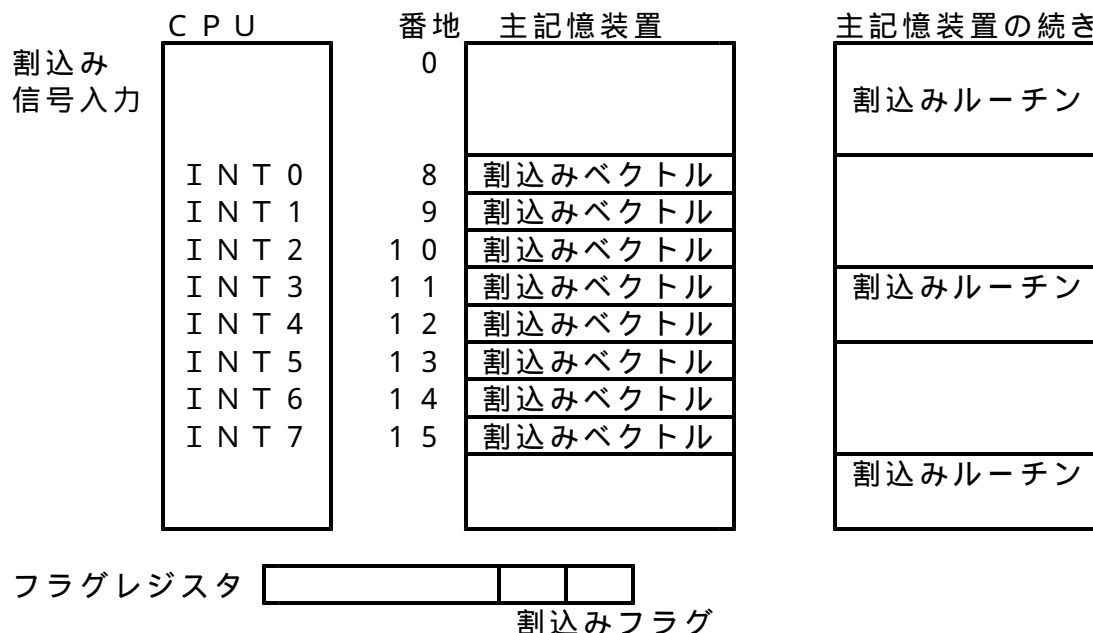
割込み信号がCPUに届き、割込フラグがセットされていると、割込みサイクルにはいる。割込みサイクルにはいるとPCやレジスタの値がスタックメモリに保存され、割込処理ルーチンが実行される。終了すると、PCやレジスタにスタックメモリに格納した値が戻される。



割込みの仕組み

割込みの仕組みをCOMETで説明する。

8個の装置から外部割込み信号が入力できる。これら8本の信号には優先順位が付けられており、同時に複数の割込みが発生したときは優先順位の高いものが受け付けられる (INT0 > INT1 > ... > INT7)。



割り込みベクトル：割り込みルーチンの先頭番地。

割り込みルーチン：異常事象に対処するためのプログラム。

割り込みフラグ：電源投入時やリセットしたとき、割り込みフラグは0に初期化される。割り込みフラグが0のとき、割り込み要求が発生しても受け付けられない。1のときは受け付けられる。ただし、内部割込みは割り込みフラグの値に関係なく受け付けられる。

割り込み発生時の処理の流れ

- (1) 命令の実行
- (2) 外部割込み要求を調べる。無い場合は(1)へ戻る。
- (3) PCの値をスタックメモリへ保存。
- (4) INT k に割込信号が入力されたとすると、k + 8番地の割り込みベクトルの値 W k をPCに入れる。
- (5) W k 番地から割り込みルーチンを実行する。
- (6) 割込ルーチンの最後の命令が実行されると、スタックメモリに格納した値がPCに戻され、(1)に戻る。